

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representation of
The original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

=> s ep698837/pn

L4 1 EP698837/PN

=> d ab

L4 ANSWER 1 OF 1 WPINDEX COPYRIGHT 2002 DERWENT INFORMATION LTD

AB EP 698837 A UPAB: 19960329

The transmission system is used for data transmission between a number of external devices (E, SE) connected to a peripheral data bus (PB) and a central processor with a high-speed system bus (SB).

The external devices to be addressed are entered in a list held in a read/write memory during an initialisation phase, with the data from the addressed external devices fed from the peripheral bus to dual-port random-access memory (DPR), for read out via the processor system bus. The data from the addressed external devices can be transmitted automatically along the peripheral bus in response to a broadcast function, while retaining direct access of the processor to the external devices.

ADVANTAGE - Efficient use of relatively slow peripheral bus with reduced loading of processor.

Dwg.1/2



(12) **EUROPÄISCHE PATENTANMELDUNG**

(43) Veröffentlichungstag:
28.02.1996 Patentblatt 1996/09

(51) Int. Cl.⁶: G05B 19/042

(21) Anmeldenummer: 95112025.2

(22) Anmeldetag: 31.07.1995

(84) Benannte Vertragsstaaten:
AT CH DE ES FR GB IT LI SE

(30) Priorität: 12.08.1994 DE 4428676
12.08.1994 DE 4428688

(71) Anmelder: SIEMENS AKTIENGESELLSCHAFT
D-80333 München (DE)

(72) Erfinder:
• Brune, Richard, Dipl. Ing.
D-90765 Fürth (DE)
• Smyk, Michael, Dipl. Ing.
D-91341 Röttenbach (DE)
• Schumacher, Jürgen, Dipl. Ing.
D-90768 Fürth (DE)
• Rochholz, Günther, Dipl. Ing.
D-91074 Herzogenaurach (DE)

(54) **Verfahren und Einrichtung zur periodischen Datenübertragung mit Broadcast-Funktion zum unabhängigen Datenaustausch zwischen externen Einheiten**

(57) Die Erfindung bezieht sich auf ein Verfahren und eine Einrichtung zur zyklischen Übertragung von Daten externer Einheiten (SE, E) über einen Peripheriebus (PB) zur Verarbeitung in einem Rechnersystem mit schnellerem Systembus (SB) sowie zwischen externen Einheiten (SE, E) untereinander, wobei eine Ablaufsteuerung (AS) die Daten externer Einheiten (SE, E) im Hintergrund über den Peripheriebus (PB) in ein Dual-Port-RAM (DPR) ein-

bringt, aus dem sie ein Prozessor (P) des Rechnersystems über den schnelleren Systembus (SB) ausliest. Die Daten der ausgelesenen externen Einheit (SE) können außerdem durch eine "Broadcast-Funktion" autonom an die übrigen externen Einheiten (E) direkt über den Peripheriebus (PB) übertragen werden. Direkte Zugriffe des Prozessors (P) auf den Peripheriebus (PB) bleiben weiterhin möglich.

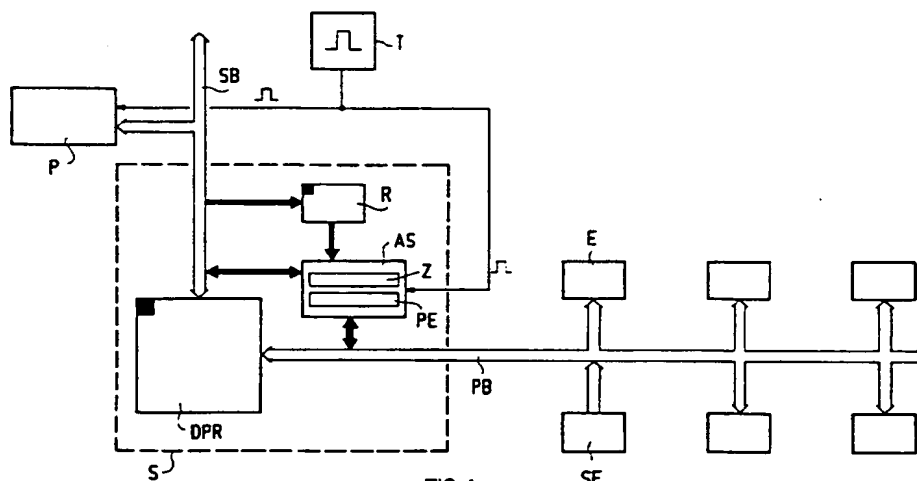


FIG 1

Beschreibung

Die Erfindung bezieht sich auf ein Verfahren und eine Einrichtung zur zyklischen Übertragung von Daten externer Einheiten über einen Peripheriebus zur Verarbeitung in einem Rechnersystem mit schnellerem Systembus sowie zwischen externen Einheiten untereinander.

Bei modernen industriellen Steuerungen zum Einsatz beispielsweise bei Werkzeugmaschinen oder Robotern stellt sich häufig die Aufgabe, eine Vielzahl unterschiedlichster Daten von örtlich entfernten Einheiten, im Falle einer Werkzeugmaschine z.B. Winkelpositionen einer umlaufenden Welle oder die Referenzlage eines Werkstückes, an ein zentrales Rechnersystem zur Verarbeitung zu übertragen. Da die externen Einheiten in der Regel bis zu mehreren Metern entfernt von dem verarbeitenden Rechnersystem angeordnet sind, können die externen Einheiten nicht an den leistungsfähigen Systembus des verarbeitenden Rechnersystems angeschlossen werden, da aufgrund der Länge des Busses aus physikalischen Gründen die Geschwindigkeit der Übertragung nicht aufrechterhalten werden könnte. Eine hohe Datentransferrate auf dem Systembus des verarbeitenden Rechnersystems ist jedoch unerlässlich, um eine ausreichend hohe Rechengeschwindigkeit zu gewährleisten. Aus diesem Grund bedarf es der Verwendung eines eigenen Peripheriebusses zur Übertragung der Daten der externen Einheiten zu dem verarbeitenden Rechnersystem. Da dieser Peripheriebus jedoch in der Regel relativ zum Systembus langsamer ist, bedeutet ein direkter Zugriff des Prozessors des verarbeitenden Rechnersystems, daß der Prozessor die Abarbeitung seines Programmes unterbrechen muß und in den Wartezustand gehen muß (Ausführung sogenannter Wait-States) bis die erforderlichen Daten aus den externen Einheiten über den langsameren Peripheriebus übertragen wurden. Dieses Vorgehen ist ineffektiv und in Anbetracht der heute z.B. bei Werkzeugmaschinensteuerungen in kürzester Zeit zyklisch zu verarbeitenden Datenmengen nicht praktikierbar. Benötigt wird daher ein Verfahren, das es einerseits ermöglicht, die Wait-States zu minimieren und andererseits eine zyklische Abfrage und Übertragung der angeforderten Daten aus den externen Einheiten ermöglicht. Darüber hinaus muß berücksichtigt werden, daß die einzelnen externen Einheiten nicht unabhängig voneinander agieren können, sondern Abhängigkeiten zwischen ihnen bestehen. Aus diesem Grunde ist es in der Regel auch erforderlich, Daten zwischen den einzelnen externen Einheiten auszutauschen, um diese zu koordinieren.

Es ist bekannt, daß sogenannte Direct-Memory-Access-Controller zur Lösung dieses Problems herangezogen werden können ("Müller, H./Walz, L.: Mikroprozessortechnik, 3., erw. Aufl., Vogel Verlag Würzburg 1990, S. 212ff."). Diese haben jedoch den Nachteil, daß sie nur auf zusammenhängende Adreßbereiche zugreifen können. Im Hinblick auf die externen Einheiten

bedeutet dies, daß nur auf große Datenblöcke direkt zugegriffen werden kann. Diese Datenblöcke enthalten in der Regel jedoch eine Vielzahl nicht benötigter Informationen. Desweiteren bedeutet eine Übertragung dieser großen Datenblöcke über den langsameren Peripheriebus, daß zusätzliche lange Datenübertragungszeiten entstehen. Das Ziel, die Wait-States des Prozessors zu minimieren, wird somit nicht erreicht, da der Prozessor zusätzlich auch auf Daten wartet, die er gar nicht benötigt.

Der Einsatz eines eigenen Microcontrollers zur Lösung des vorgenannten Problems ist sehr aufwendig und teuer.

Hinsichtlich der Realisierung eines Datenaustausches zwischen den externen Einheiten ist bekannt, daß diese Datenübertragungen herkömmlicherweise durch den Prozessor explizit ausgelöst werden. Der Prozessor muß die entsprechende externe Einheit zunächst auslesen und das gelesene Datum dann mit je einem Schreibzugriff pro weiterer externer Einheit über den langsameren Peripheriebus in die übrigen externen Einheiten schreiben. Daraus resultiert eine Vielzahl von Datenzugriffen über den Peripheriebus (ein Lesezugriff und viele Schreibzugriffe) mit den damit verbundenen einzelnen Wartezeiten.

Bei oben beschriebenen, herkömmlichen Lösungsmöglichkeiten des Problems der periodischen Datenübertragung muß demzufolge der Nachteil in Kauf genommen werden, daß die Übertragung entweder langsam ist (DMA-Controller) oder eine Realisierung zu aufwendig ist (eigener Microcontroller).

Der Erfindung liegt daher die Aufgabe zugrunde, ein Verfahren sowie eine dazugehörige Einrichtung der eingangs genannten Art so auszubilden, daß zum einen eine ausreichend schnelle Datenübertragung über den langsameren Peripheriebus gewährleistet wird, daß nur die tatsächlich benötigten Datenwerte und kein unnötiger Ballast übertragen werden, daß der Datenaustausch zwischen den externen Einheiten (Mithörfunktion) mit möglichst wenigen Übertragungen über den langsameren Peripheriebus sowie möglichst geringer Belastung des Prozessors des verarbeitenden Rechnersystems erfolgt, und daß Kosten und Aufwand für ein solches Verfahren bzw. die dazugehörige Einrichtung zur periodischen Datenübertragung gering gehalten werden können. Der Prozessor des verarbeitenden Rechnersystems soll nicht belastet werden und nicht in seiner Verarbeitung unterbrochen werden. Die Mithörfunktion in Form eines Datenaustausches zwischen den externen Einheiten möge unter Umgehung des Prozessors separat im Hintergrund ablaufen.

Gemäß der Erfindung wird diese Aufgabe gelöst durch ein Verfahren, gekennzeichnet durch die folgenden Merkmale:

1.1 in einer Initialisierungsphase werden alle pro Übertragungszyklus zu lesenden Adressen der externen Einheiten als Auftragsliste in einen Schreib-Lese-Speicher abgelegt,

1.2 ein Übertragungszyklus des Ablaufes wird jeweils durch ein zyklisches Hardwaresignal angestoßen und die Auftragsliste wird abgearbeitet, indem die jeweilige Adresse der Auftragsliste aus dem Schreib-Lese-Speicher gelesen wird und die gewünschten Daten aus der zu der Adresse zugehörigen externen Einheit geholt werden,

1.3 diese Daten werden in einem Dual-Port-RAM mit an die Leistungsfähigkeit des Systembusses angepaßter Zugriffszeit eingebracht,

1.4 das Dual-Port-RAM ist sowohl an den Peripheriebus als auch an den Systembus angeschlossen,

1.5 mindestens ein Prozessor des Rechnersystems übernimmt bedarfsweise die im Dual-Port-RAM angesammelten Daten,

1.6 beim Versuch des Prozessors ein Datum aus dem Dual-Port-RAM zu lesen, welches dort seit dem letzten Übertragungszyklus noch nicht aktualisiert wurde, veranlaßt eine Prioritätenerkennung die Ablaufsteuerung den Zugriff auf die das gewünschte Datum enthaltende externe Einheit vorzuziehen und das geholte Datum direkt an den Prozessor weiterzuleiten,

1.7 eine Broadcast-Funktion ermöglicht ein Mithören des von der gelesenen externen Einheit übertragenen Datums durch die übrigen externen Einheiten, indem diese das Datum ebenfalls vom Peripheriebus übernehmen.

Darüber hinaus soll der langsame Peripheriebus jedoch für beliebige Zugriffe des Prozessors des verarbeitenden Rechnersystems trotzdem verfügbar bleiben, um eine ausreichende Flexibilität zu erhalten. Desweiteren soll die Mithörfunktion bzw. Broadcast-Funktion besonders effektiv realisiert sein. Eine erste vorteilhafte Ausgestaltung der Erfindung ist gekennzeichnet durch die Merkmale:

2.1 die Prioritätenerkennung räumt einem direkten Zugriff des Prozessors auf den Peripheriebus Vorrang ein, indem sie die Abarbeitung der Auftragsliste für die Zeit des direkten Prozessorzugriffs anhält,

2.2 für die externen Einheiten, die Broadcast-Daten übernehmen sollen, wird die Broadcast-Funktion freigegeben und bei der sendenden externen Einheit als einziger die Broadcast-Funktion nicht freigegeben, so daß diese mit dem entsprechenden Datum antwortet und die übrigen externen Einheiten und die Ablaufsteuerung dieses Datum lesen,

2.3 die Adresseinträge für die Broadcast-Funktion werden in der Auftragsliste eingetragen, wobei sich die Adresseinträge in einen niederpriorigen Teil zur periodischen Datenübertragung und einen hochpriorigen Teil für die Broadcast-Funktion unterteilen, so daß der niederpriorige Teil nur einmal in einem Übertragungszyklus, der hochpriorige Teil der Broadcast-Funktion hingegen mehrmals durchlaufen wird.

Gemäß der Erfindung wird ferner eine Einrichtung zur Verfahrensdurchführung geschaffen, die besonders kostengünstig realisiert werden kann und effektiv ist. Diese Einrichtung ist gekennzeichnet durch die folgenden Merkmale:

3.1 die Einrichtung beinhaltet ein Dual-Port-RAM, das sowohl an den Peripheriebus als auch an den schnellen Systembus des Rechnersystems angeschlossen ist,

3.2 die Einrichtung enthält einen Schreib-Lese-Speicher, in welchem die Adressen der zu lesenden externen Einheiten nach Art einer Auftragsliste abgelegt sind,

3.3 eine Ablaufsteuerung ist mit dem Schreib-Lese-Speicher und dem Dual-Port-RAM verbunden, um entsprechend der Adressen aus dem Schreib-Lese-Speicher auf die externen Einheiten zuzugreifen und die gelesenen Daten in das Dual-Port-RAM einzuspeichern,

3.4 die Ablaufsteuerung beinhaltet eine Prioritätenerkennung, welche beim Versuch des Prozessors, ein Datum aus dem Dual-Port-RAM zu lesen, welches dort in dem aktuellen Durchlauf der Auftragsliste noch nicht aktualisiert wurde, die Ablaufsteuerung veranlaßt, diesen Zugriff vorzuziehen und daß geholte Datum direkt an den Prozessor weiterzugeben.

Damit auch die Einrichtung die Möglichkeit beliebiger Zugriffe des Prozessors auf den Peripheriebus unterstützt und die Mithörfunktion möglichst variabel ist, ist eine weitere vorteilhafte Ausgestaltung der Erfindung gekennzeichnet durch die Merkmale:

4.1 die Ablaufsteuerung beinhaltet eine Prioritätenerkennung, welche direkte Zugriffe des Prozessors auf den Peripheriebus detektiert und diesen Vorrang vor der Abarbeitung der Auftragsliste einräumt,

4.2 die Ablaufsteuerung beinhaltet einen Zähler, über den die Wiederholzeit des hochpriorigen Teils der Auftragsliste für die Broadcast-Funktion programmiert wird, indem der Zähler mit dem Start der Abarbeitung der Auftragsliste losläuft und bei jedem Überlauf bzw. Unterlauf, entsprechend seiner Programmierung, den Start des hochpriorigen Teils der Auftragsliste auflöst.

Der mit der Erfindung erzielte Vorteil besteht insbesondere darin, daß das verarbeitende Rechnersystem in der überwiegenden Anzahl der benötigten Datenzugriffe nur auf ein an die hohe Leistungsfähigkeit des Systembusses angepaßtes Dual-Port-RAM und nicht auf den langsameren Peripheriebus zugreifen muß. Auf diese Art und Weise wird ein schneller Datentransfer von den externen Einheiten auch über den langsameren Peripheriebus zum verarbeitenden Rechnersystem ermöglicht und eine hohe Verarbeitungsgeschwindigkeit des Prozessors aufrechterhalten, da die erforderlichen War-

tezustände des Prozessors auf ein Minimum beschränkt werden. Der Prozessor muß nicht für jeden einzelnen Zugriff auf Daten der externen Einheiten seine Verarbeitung anhalten, sondern er kann nun weiter arbeiten und muß nur einmal kurz auf ein sehr leistungsfähiges Dual-Port-RAM zugreifen, welches periodisch durch eine autonome Ablaufsteuerung mit Daten der externen Einheiten gefüllt wird. Über die vom Prozessor entkoppelte und autonom im Hintergrund ablaufende Mithörfunktion zum Datenaustausch zwischen den externen Einheiten wird ein Verlust an Rechenzeit vermieden und gleichzeitig eine hohe Aktualität der Informationen unter den einzelnen externen Einheiten erreicht. Dadurch, daß die Geschwindigkeit der Aktualisierung der Daten zwischen den externen Einheiten variabel ist, kann die Mithörfunktion an die unterschiedlichsten Anforderungen optimal angepaßt werden. Um den Aufwand und die damit verbundenen Kosten der Ablaufsteuerung möglichst gering zu halten, läßt sich diese in einem Anwendungsspezifischen Integrierten Schaltkreis (ASIC) günstig realisieren.

Ein Ausführungsbeispiel der Erfindung ist in den Zeichnungen dargestellt und wird im folgenden näher erläutert. Dabei zeigen:

FIG 1 eine Blockschaltbild darstellend das Verfahren sowie eine Einrichtung zur Realisierung der Erfindung einer periodischen Datenübertragung.

FIG 2 Zeitdiagramm zur Organisation und Koordinierung zwischen einer hochprioren und einer niederprioren Liste im Rahmen der Ablaufsteuerung zur Realisierung einer Mithörfunktion zwischen den externen Einheiten.

In der Darstellung gemäß FIG 1 ist schematisch ein elektronisches Gerät, beispielsweise eine numerische Steuerung, gezeigt, welches eine periodische Datenübertragung gemäß der Erfindung ermöglicht. Über einen Peripheriebus PB sind hier der Übersichtlichkeit halber nur sechs externe Einheiten, von denen eine sendende Einheit mit SE und stellvertretend für die übrigen empfangenden Einheiten eine mit E bezeichnet ist, beispielsweise Stellglieder oder Überwachungseinheiten einer Werkzeugmaschine, an eine Schaltung S zur periodischen Datenübertragung angeschlossen. Die Schaltung S ihrerseits ist mit dem Systembus SB des Prozessors P des verarbeitenden Rechnersystems verbunden. Die Schaltung S selbst setzt sich zusammen aus einem Dual-Port-RAM DPR, welches mit seinen beiden Datenports zum einen an den Systembus SB und zum anderen an den Peripheriebus PB angeschlossen ist. Desweiteren besitzt die Schaltung S einen herkömmlichen Schreib-Lese-Speicher R, in den über den Systembus SB Daten eingebracht werden können. Diese Daten des Schreib-Lese-Speichers R können von der eigentlichen Ablaufsteuerung AS ausgelesen werden. Die Ablaufsteuerung AS, z.B. realisiert in Form eines Anwenderspezifischen Integrierten Schaltkreises

(ASIC), besitzt einen Zugriff sowohl auf den Peripheriebus PB als auch auf den Systembus SB des verarbeitenden Rechnersystems. Bestandteil der Ablaufsteuerung AS ist eine Schaltung zur Prioritätenerkennung PE. Desweiteren beinhaltet die Ablaufsteuerung AS einen Zähler Z. Über einen Taktgenerator T wird ein zyklisches Hardwaresignal erzeugt, mit dem die Ablaufsteuerung AS getriggert und damit eine neue Periode der Datenübertragung eingeleitet wird. Desweiteren gelangt das Triggersignal des Taktgenerators T zum Prozessor P des verarbeitenden Rechnersystems.

In der Darstellung gemäß FIG 2 ist die Organisation und Koordinierung zwischen einer hochprioren Liste HPL und einer niederprioren Liste NPL schematisch dargestellt. Darin ist zu erkennen, daß sich eine hochpriore Liste HPL in bestimmten Zeitintervallen, einer Wiederholzeit WT, wiederholt, wohingegen eine weitere niederpriore Liste NPL mit geringerer Frequenz abläuft. Dabei wird deutlich, daß die niederpriore Liste NPL in regelmäßigen Abständen, nämlich nach Ablauf der Wiederholzeit WT unterbrochen wird, und erneut die hochpriore Liste HPL durchlaufen wird. Hierdurch wird erkennbar, daß die niederpriore Liste NPL, welche für die periodische Datenübertragung steht, nur einmal in einem Bearbeitungszyklus durchlaufen wird, während die hochpriore Liste HPL, durch welche die Mithörfunktion zum Datenaustausch zwischen den externen Einheiten realisiert wird, mehrmals durchlaufen wird.

In einer Initialisierungsphase werden alle zu lesenden Adressen der externen Einheiten SE bzw. E über den Systembus SB in dem Schreib-Lese-Speicher R der Schaltung S abgelegt. Die Reihenfolge der Adressen, welche beliebig sein kann, wird als Auftragsliste bezeichnet und gibt die Abfolge wieder, nach der die Daten aus den externen Einheiten SE bzw. E ausgelesen werden. Der Beginn einer Periode der Datenübertragung wird durch ein Triggersignal des Taktgenerators T, welches auf die Ablaufsteuerung AS wirkt, angestoßen und die Ablaufsteuerung AS beginnt daraufhin, die Auftragsliste, d.h. die im Schreib-Lese-Speicher R abgelegten Adressen, abzuarbeiten. Dazu wird die entsprechende externe Einheit SE bzw. E adressiert und die zugehörigen Daten, welche der Prozessor P benötigt, werden über den relativ zum Systembus SB langsameren Peripheriebus PB geholt und systematisch im Dual-Port-RAM DPR abgelegt, daß an die Leistungsfähigkeit des Systembusses SB angepaßt ist, indem die Zugriffszeit des Dual-Port-RAM DPR so bemessen wird, daß entsprechend der Taktrate des Systembusses SB pro Prozessortaktzyklus mindestens ein Datum aus dem Dual-Port-RAM DPR ausgelesen werden kann. Dabei werden nur die tatsächlich benötigten Datenwerte einer sendenden externen Einheit SE in das Dual-Port-RAM DPR übertragen. Nach Ablauf einer Periode der Datenübertragung liegen im Dual-Port-RAM DPR alle benötigten Daten der externen Einheiten SE bzw. E aktualisiert vor. Mit Auslösung des nächsten Übertragungsvorganges durch das Triggersignal des Taktgenerators T wird auch der Prozessor P darüber informiert, daß nun alle von diesem benötigten

Daten im Dual-Port-RAM DPR vorliegen und vom Prozessor P, mit ungleich höherer Datenübertragungsrate als sie mit dem Peripheriebus PB möglich ist, über den Systembus SB abgerufen werden können. Dadurch, daß die zeitintensive Übertragung der Daten aus den externen Einheiten SE bzw. E gesteuert durch die Ablaufsteuerung AS im Hintergrund periodisch durchgeführt und die gelesenen Werte in einem leistungsfähigen Dual-Port-RAM DPR abgelegt werden, wird der Prozessor P dadurch nicht belastet bzw. in der Abarbeitung seines Programmes unterbrochen. Der Prozessor P kann nunmehr die von ihm benötigten Daten mit hoher Datentransferrate über den Systembus SB aus dem Dual-Port-RAM DPR auslesen und muß dementsprechend erheblich weniger Wartezustände, sogenannte Wait-States, durchführen.

Trotzdem bleibt der Peripheriebus PB für den Prozessor P für beliebige Zugriffe verfügbar. Die Prioritätenerkennung PE, die Teil der Ablaufsteuerung AS ist, detektiert einen direkten Zugriff des Prozessors auf den Peripheriebus PB, indem untersucht wird, auf welchen Adressbereich der Prozessor P zuzugreifen versucht. Liegt die Adresse, die der Prozessor P auf den Systembus gibt, nicht im Bereich des Dual-Port-RAM DPR, sondern beispielsweise in einem Memory-Mapped-I/O-Speicherbereich, in dem der Peripheriebus PB angesprochen wird, so handelt es sich um einen direkten Zugriff des Prozessors P. Daraufhin räumt die Ablaufsteuerung AS diesem direkten Zugriff Vorrang ein, indem die Abarbeitung der Auftragsliste, bestehend aus den Adressen der externen Einheiten SE bzw. E im Schreib-Lese-Speicher R, kurz angehalten wird. Dies ist vor allem dann von Bedeutung, wenn der Prozessor P auf selten benötigte Daten zugreifen muß, die nicht zyklisch übertragen werden, da die dazugehörigen Adressen nicht in der Ablaufliste im Schreib-Lese-Speicher R enthalten sind. Ein solcher direkter Zugriff des Prozessors P auf den Peripheriebus PB ist deshalb vertretbar, da er selten stattfindet und sich die damit verbundene Wartezeit des Prozessors P nur unbedeutend auf die Abarbeitungsgeschwindigkeit des Programmes durch den Prozessor P des verarbeitenden Rechnersystems auswirkt. Eine weitere Aufgabe der Prioritätenerkennung PE liegt darin, festzustellen, ob der Prozessor P versucht, ein Datum aus dem Dual-Port-RAM DPR zu lesen, das dort seit dem letzten Trigger bzw. in der aktuellen Datenübertragungsperiode noch nicht aktualisiert wurde. Ist dies der Fall, so veranlaßt die Prioritätenerkennung PE die Ablaufsteuerung AS dazu, diesen Zugriff vorzuziehen, indem die Ablaufsteuerung AS das benötigte Datum direkt aus der dazugehörigen nun sendenden externen Einheit SE liest, über den Peripheriebus PB überträgt und unter Umgehung des Dual-Port-RAMs DPR auf den Systembus SB legt, von wo es direkt vom Prozessor P gelesen werden kann. Der Prozessor P des bearbeitenden Rechnersystems selbst erkennt nicht, ob sein Zugriff in das Dual-Port-RAM DPR erfolgt oder ob die Ablaufsteuerung die Übertragung des benötigten Datums der externen Einheit SE bzw. E vorgezogen hat.

Zur Realisierung der Broadcast-Funktion übernehmen bei einem Lesezugriff, sei es von der Ablaufsteuerung oder ein Direktzugriff des Prozessors des verarbeitenden Rechnersystems, alle externen Einheiten SE bzw. E das Datum vom Bus. Für die externen Einheiten E, die das Broadcast-Datum übernehmen sollen, muß die Broadcast-Funktion freigegeben werden. Nur bei der sendenden externen Einheit SE deren Datum ausgelesen werden soll, wird die Broadcast-Funktion nicht freigegeben. Diese nicht freigegebene externe Einheit SE antwortet bei einem Lesezugriff auf den Peripheriebus PB durch die Ablaufsteuerung AS oder den Prozessor P des verarbeitenden Rechnersystems, indem es das entsprechende angeforderte Datum auf den Peripheriebus legt und neben der Ablaufsteuerung AS auch die übrigen externen Einheiten E diese Daten lesen. Die Adressen für die Broadcast-Funktion müssen ebenfalls in die Auftragsliste im Schreib-Lese-Speicher R für die periodische Datenübertragung eingetragen werden. Um zu erreichen, daß die übrigen externen Einheiten E durch die Mithörfunktion möglichst aktuelle Daten erhalten, muß die Broadcast-Funktion bzw. Mithörfunktion mehrmals in einem Übertragungszyklus ausgeführt werden. Damit die Broadcast-Funktion mit höherer Frequenz als die übrigen oben dargestellten Adressen der Auftragsliste zur periodischen Datenübertragung abläuft, werden die Adresseinträge der Auftragsliste in eine niederprioritätige Liste NPL zur Realisierung der periodischen Datenübertragung und eine hochprioritätige Liste HPL zur Realisierung der Broadcast-Funktion eingeteilt. Während die niederprioritätige Liste NPL nur einmal in einem Bearbeitungszyklus durchlaufen wird, wird die hochprioritätige Liste HPL, enthaltend die Adressen der mithörenden externen Einheiten E, mehrmals durchlaufen. Um die Broadcast-Funktion möglichst flexibel zu gestalten, wird die Wiederholfrequenz bzw. Wiederholzeit WT der hochprioritätigen Liste HPL variabel gehalten. Hierzu verfügt die Ablaufsteuerung AS über einen programmierbaren Zähler Z, der mit dem Start eines Bearbeitungszyklus losläuft und bei jedem Überlauf bzw. Unterlauf, entsprechend seiner Programmierung, den Start des hochprioritären Teils HPL der Auftragsliste auslöst. Somit bedeutet eine niedrige Zählergrenze, daß eine hohe Wiederholfrequenz bzw. geringe Wiederholzeit WT der hochprioritären Liste HPL eingestellt ist. Umgekehrt hat eine hohe Zählergrenze eine niedrige Wiederholfrequenz bzw. lange Wiederholzeit WT zur Folge.

Ein mögliches vorteilhaftes Ausführungsbeispiel besteht in einer numerischen Steuerung einer Werkzeugmaschine. Die externen Einheiten SE bzw. E können z.B. Steuerungen für einen Antrieb mit entsprechender Lage-Ist-Wert-Erfassung des Umlaufwinkels oder ein Zustellglied für die Positionierung eines Schlittens, ein Sensor zur Ermittlung der Referenzlage eines Werkstückes oder eine Einheit zur Überwachung der Motorentemperatur sein. Bei jeder dieser externen Einheiten SE bzw. E fällt eine große Anzahl von Daten an. Davon wird jedoch nur eine geringe Teilmenge vom

Prozessor P zur Verarbeitung benötigt. Jede der externen Einheiten SE bzw. E besteht aus einer eigenen Schaltungsanordnung, die im Regelfall auf einer eigenen Hardwarekarte untergebracht ist. Genauso sind das verarbeitende Rechnersystem mit dem Prozessor P und die Schaltung S zur periodischen Datenübertragung auf einer eigenen Schaltkarte angesiedelt. Diese Steuerungskarte und die Einschübe der entsprechenden externen Einheiten SE und E sind nun in einem Schaltschrank dergestalt angeordnet, daß sie über einen eigenen Bus, den Peripheriebus PB, miteinander verbunden sind. Zur kostengünstigen Herstellung der Ablaufsteuerung AS ist deren gesamte Logik einschließlich der Prioritätenerkennung PE und dem Zähler Z in einem Anwendungsspezifischen Integrierten Schaltkreis (ASIC) untergebracht. Aufgrund des gemäß der Erfindung realisierten periodischen Datenübertragungsverfahrens können die benötigten Daten der einzelnen externen Einheiten SE und E in einer ausreichend hohen Datentransferate zum verarbeitenden Rechnersystem mit mindestens einem Prozessor P übertragen werden, ohne daß der Prozessor P in seiner Verarbeitungsgeschwindigkeit durch den Einsatz des langsameren Peripheriebusses PB eingeschränkt wird.

Aufgrund der hohen zu übertragenden Datenvolumina und der zeitkritischen Übertragungsgeschwindigkeiten tauschen die externen Einheiten SE und E mittels der Broadcast-Funktion unabhängig Daten aus. Dies ist vor allem dann notwendig, wenn an mehreren externen Einheiten SE und E koordinierte Aktionen durchgeführt werden sollen. Das ist z.B. dann der Fall, wenn sich mehrerer Wellen synchron drehen sollen. Mittels der Broadcast-Funktion werden die Momentangeschwindigkeiten und Lage-Ist-Werte der einzelnen Wellen ständig untereinander ausgetauscht und aktualisiert, so daß die Bewegungen der Wellen zueinander synchron gehalten werden können. Eine andere vorteilhafte Anwendung für die Broadcast-Funktion bietet sich z.B. dann an, wenn zum einen der Vorschub und zum anderen die Zustellung eines Drehmeißels an einer numerisch gesteuerten Drehmaschine, z.B. zum Drehen eines Kegels, miteinander koordiniert werden müssen. Eine solche zeitkritische Anwendung erfordert einen direkten Austausch der Daten zwischen den einzelnen externen Einheiten unter Umgehung des zentral verarbeitenden Rechnersystems, wie es durch die vorliegende Erfindung ermöglicht wird.

Patentansprüche

1. Verfahren zur zyklischen Übertragung von Daten externer Einheiten über einen Peripheriebus zur Verarbeitung in einem Rechnersystem mit schnellerem Systembus sowie zwischen externen Einheiten untereinander, gekennzeichnet durch die folgenden Merkmale:

1.1 in einer Initialisierungsphase werden alle pro Übertragungszyklus zu lesenden Adressen

der externen Einheiten (E, SE) als Auftragsliste in einen Schreib-Lese-Speicher (R) abgelegt, 1.2 ein Übertragungszyklus wird jeweils durch ein zyklisches Hardwaresignal (T) angestoßen und die Auftragsliste wird abgearbeitet, indem die jeweilige Adresse aus dem Schreib-Lese-Speicher (R) gelesen wird und die gewünschten Daten aus der zu der Adresse zugehörigen externen Einheit (SE) geholt werden,

1.3 diese Daten werden in einem Dual-Port-RAM (DRP) mit an die Leistungsfähigkeit des Systembusses (SB) angepaßter Zugriffszeit eingebracht,

1.4 das Dual-Port-RAM (DPR) ist sowohl an den Peripheriebus (PB) als auch an den Systembus (SB) angeschlossen,

1.5 mindestens ein Prozessor (P) des Rechnersystems übernimmt bedarfsweise die im Dual-Port-RAM (DPR) angesammelten Daten,

1.6 beim Versuch des Prozessors (P) ein Datum aus dem Dual-Port-RAM (DPR) zu lesen, welches dort seit dem letzten Übertragungszyklus noch nicht aktualisiert wurde, veranlaßt eine Prioritätenerkennung (PE) die Ablaufsteuerung (AS), den Zugriff auf die das gewünschte Datum enthaltende externe Einheit (SE) vorzuziehen und das geholte Datum direkt an den Prozessor (P) weiterzuleiten,

1.7 eine Broadcast-Funktion ermöglicht ein Mithören des von der gelesenen externen Einheit (SE) übertragenen Datums durch die übrigen externen Einheiten (E), indem diese (E) das Datum ebenfalls vom Peripheriebus (PB) übernehmen.

2. Verfahren nach Anspruch 1, gekennzeichnet durch folgende Merkmale:

2.1 die Prioritätenerkennung (PE) räumt einem direkten Zugriff des Prozessors (P) auf den Peripheriebus (PB) Vorrang ein, indem sie die Abarbeitung der Auftragsliste für die Zeit des direkten Prozessorzugriffs anhält,

2.2 für die externen Einheiten (E), die Broadcast-Daten übernehmen sollen, wird die Broadcast-Funktion freigegeben und bei der sendenden externen Einheit (SE) als einziger die Broadcast-Funktion nicht freigegeben, so daß diese (SE) mit dem entsprechenden Datum antwortet und die übrigen externen Einheiten (E) und die Ablaufsteuerung (AS) dieses Datum lesen,

2.3 die Adreßeinträge für die Broadcast-Funktion werden in der Auftragsliste eingetragen, wobei sich die Adreßeinträge in einen niederprioritären Teil (NPL) zur periodischen Datenübertragung und einen hochprioritären Teil (HPL) für die Broadcast-Funktion unterteilen, so daß der niederprioritäre Teil (NPL) nur einmal in einem Über-

tragungszyklus, der hochpriorer Teil (HPL) der Broadcast-Funktion hingegen mehrmals durchlaufen wird.

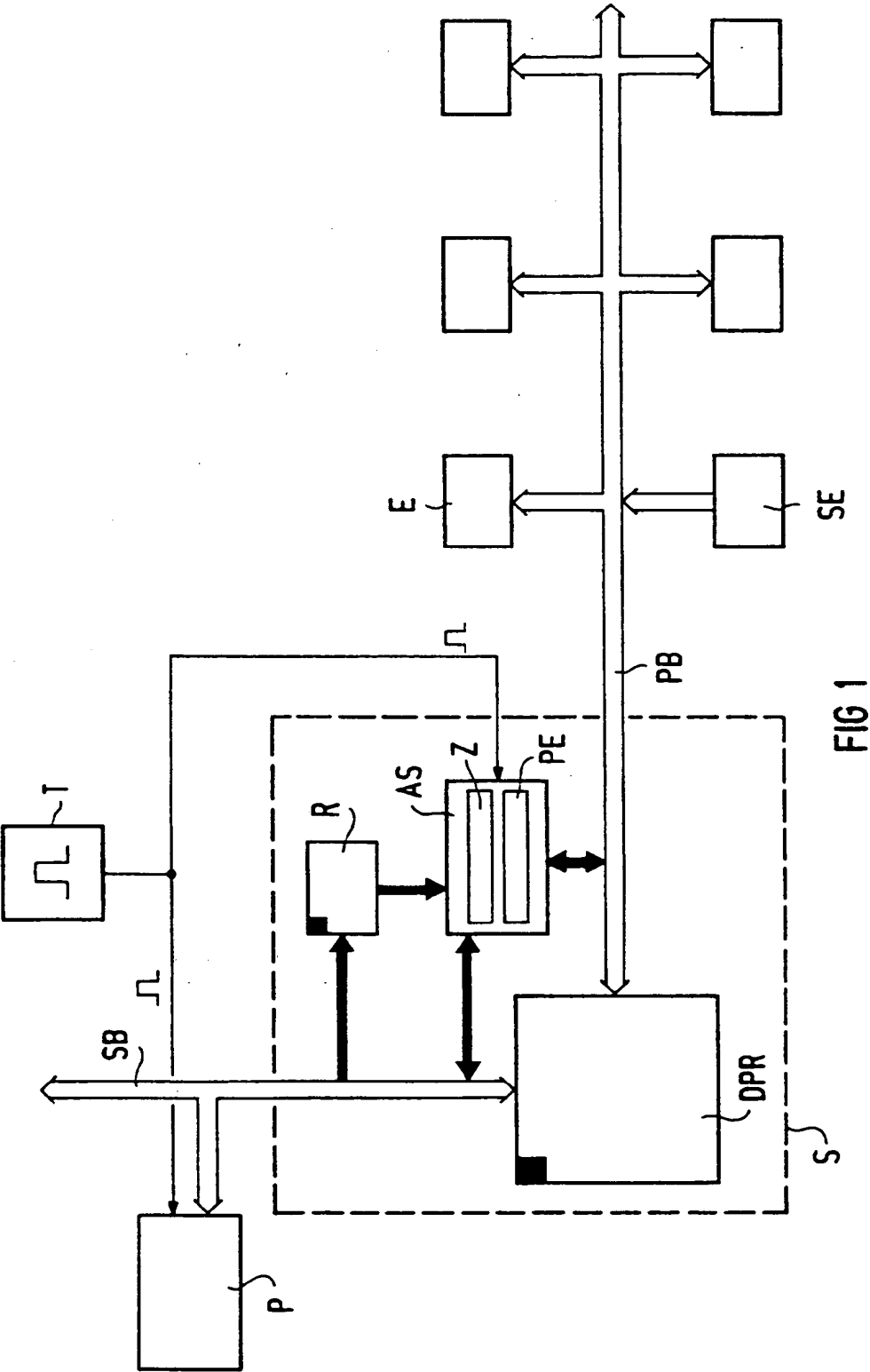
3. Einrichtung zur Durchführung des Verfahrens nach Anspruch 1, gekennzeichnet durch folgende Merkmale:

3.1 die Einrichtung beinhaltet ein Dual-Port-RAM (DPR), das sowohl an den Peripheriebus (PB) als auch an den schnellen Systembus (SB) des Rechnersystems angeschlossen ist, 10
 3.2 die Einrichtung enthält einen Schreib-Lese-Speicher (R), in welchem die Adressen der zu lesenden externen Einheiten (SE,E) nach Art einer Auftragsliste abgelegt sind, 15
 3.3 eine Ablaufsteuerung (AS) ist mit dem Schreib-Lese-Speicher (R) und dem Dual-Port-RAM (DPR) verbunden, um entsprechend der Adressen aus dem Schreib-Lese-Speicher (R) auf die externen Einheiten (SE,E) zuzugreifen und die gelesenen Daten in das Dual-Port-RAM (DPR) einzuspeichern, 20
 3.4 die Ablaufsteuerung (AS) beinhaltet eine Prioritätenerkennung (PE), welche beim Versuch des Prozessors (P), ein Datum aus dem Dual-Port-RAM (DPR) zu lesen, welches dort in dem aktuellen Durchlauf der Auftragsliste noch nicht aktualisiert wurde, die Ablaufsteuerung (AS) veranlaßt, diesen Zugriff vorzuziehen und daß geholt Datum direkt an den Prozessor (P) weiterzugeben. 30

4. Einrichtung nach Anspruch 3 zur Durchführung des Verfahrens nach Anspruch 2, gekennzeichnet durch folgende Merkmale: 35

4.1 die Ablaufsteuerung (AS) beinhaltet eine Prioritätenerkennung (PE), welche direkte Zugriffe des Prozessors (P) auf den Peripheriebus (PB) detektiert und diesen Vorrang vor der Abarbeitung der Auftragsliste einräumt, 40
 4.2 die Ablaufsteuerung (AS) beinhaltet einen Zähler (Z), über den die Wiederholzeit (WT) des hochprioreren Teils (HPL) der Auftragsliste für die Broadcast-Funktion programmiert wird, indem der Zähler (Z) mit dem Start der Abarbeitung der Auftragsliste losläuft und bei jedem Überlauf bzw. Unterlauf, entsprechend seiner Programmierung, den Start des hochprioreren Teils (HPL) der Auftragsliste auflöst. 50

55



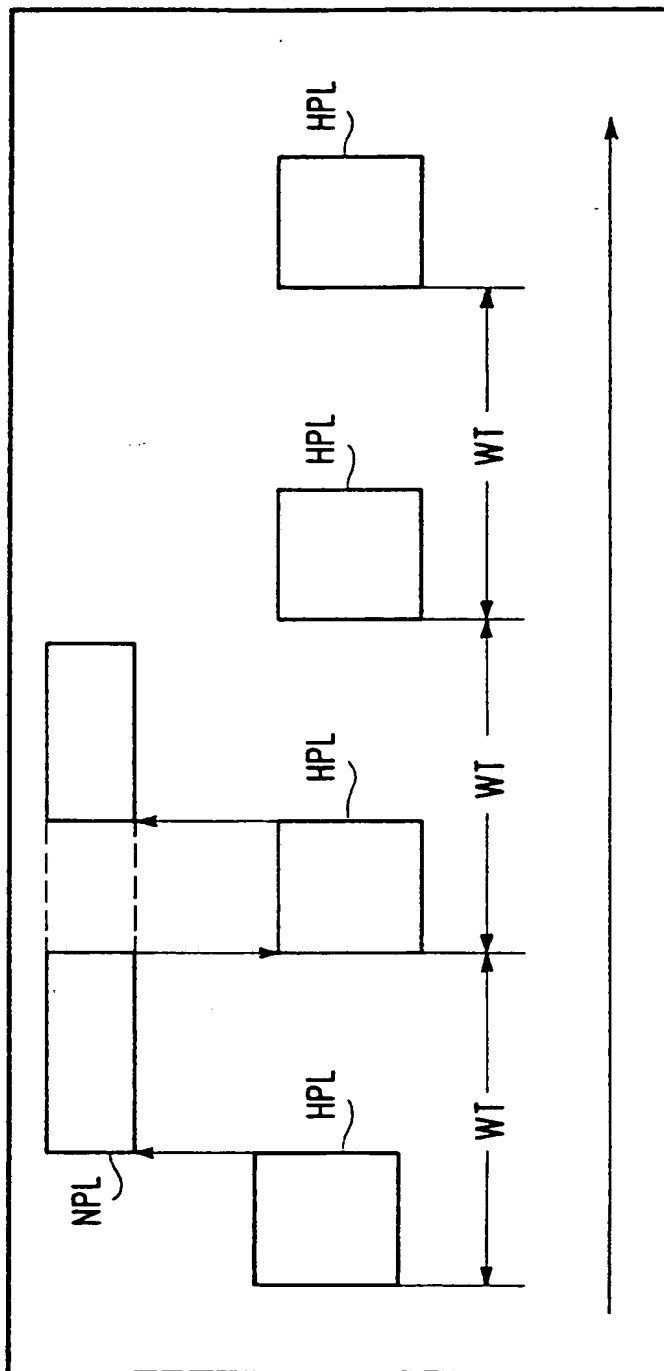


FIG 2



Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung
EP 95 11 2025

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int.Cl.6)
A	EP-A-0 490 864 (FISHER CONTROLS) * Spalte 4, Zeile 5 - Spalte 5, Zeile 34; Abbildung 2 * * Spalte 11, Zeile 25 - Zeile 47 * ---	1-4	G05B19/042
A	GB-A-2 211 000 (INSTRON) * Seite 10, Zeile 29 - Seite 11, Zeile 10; Abbildung 1 * ---	1-4	
A	EP-A-0 033 228 (FORNEY INTERNATIONAL) * Seite 18, Absatz 2 - Seite 21, Absatz 2; Abbildung 48 * -----	1-4	
			RECHERCHIERTE SACHGEBIETE (Int.Cl.6)
			G05B G06F
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
Recherchenort DEN HAAG		Abschließdatum der Recherche 11.Dezember 1995	Prüfer Gill, S
KATEGORIE DER GENANNTEN DOKUMENTE X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : mündliche Offenbarung P : Zwischenliteratur		T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentedokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus andern Gründen angeführtes Dokument ----- & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument	

EPO FORM 1503 (03.91) (P/C/D)